

⑨日本国特許庁(JP)

⑩公開特許公報 (A)

⑪特許出願公開

昭54-60999

⑫Int. Cl.
G 07 D 7/00
G 06 K 9/00

識別記号 ⑬日本分類
115 D 1
97(7) J 71

庁内整理番号 ⑭公開 昭和54年(1979)5月16日
7536-3E
7622-5B

発明の数 2
審査請求 未請求

⑮紙幣識別装置

(全 8 頁)

⑯特 願 昭52-127353
⑰出 願 昭52(1977)10月24日
⑱発 明 者 大西和彦

姫路市下手野35番地 グローリ
ー工業株式会社内
⑲出 願 人 グローリー工業株式会社
姫路市下手野35番地
⑳代 理 人 弁理士 猪股清 外2名

明 細 書

発明の名称 紙幣識別装置

特許請求の範囲

- 1 光学手段により識別すべき紙幣の光学的模様を定直し、この模出信号によつて紙幣の金額を判別し得るようにした紙幣識別装置において、
- a 上記定直方向に短かく、かつ定直方向と直交する方向に長い形状の検出面を有する、光線及び受光素子で成る光電検出装置と
- b この光電検出装置の出力波形を波形変換する波形変換回路と、
- c この波形変換回路の出力を予め定められた複数のレベルにおいてそれぞれ比較する比較回路と、
- d 上記定直方向に同期して出力される定直タイミング信号を計数することにより上記定直位置を判別する位置判別回路と、
- e この位置判別回路によつて指示される位置

(1)

において上記比較回路の出力を記憶する記憶回路と、

f この記憶回路の出力に基づいて上記紙幣の金額を判別する論理演算回路と、
を具備したことを特徴とする紙幣識別装置。

2 特許請求の範囲第1項記載のものにおいて、前記波形変換回路を前記光電検出装置の出力波形を微分する微分回路及びこの微分回路の出力を2乗する2乗回路で構成したことを特徴とする紙幣識別装置。

3 特許請求の範囲第1項記載のものにおいて、前記位置判別回路を前記定直タイミング信号を計数する計数回路と、この計数回路の計数値により前記紙幣の定直距離を複数の距離に分割する信号を形成する領域形成回路とで構成し、各領域毎に前記レベルの比較を行なうようにしたことを特徴とする紙幣識別装置。

4 光学手段により識別すべき紙幣の光学的模様を定直し、この模出信号によつて紙幣の金額を判別し得るようにした紙幣識別装置において、

(2)

- a. 上記走査方向に短かく、かつ走査方向と直交する方向に長い形状の検出面を有する、光線及び受光素子で成る光電検出装置と、
 - b. この光電検出装置の出力波形を波形成形する波形成形回路と、
 - c. この波形成形回路の出力が所定レベルを維持する時間を測定し、予め設定された設定時間を経過したときに信号を出力する時限回路と。
- を具備したことを特徴とする紙幣識別装置。

発明の詳細な説明

この発明は紙幣識別装置に関し、さらに詳しく言えば紙幣計数機、紙幣分類機等において被処理紙幣の金額を判別すると共に、当該金額の収納部へ送別搬送又は排除するための紙幣識別装置に関する。

従来、紙幣両端検等における紙幣識別装置にあつては多数のチェックポイントを設け、これらのチェックポイントが正しく検出器を通過するよう、

(3)

検出回路の出力に基づいて紙幣の金額を判別する論理回路とを設けると共に、光電検出装置の出力波形を波形成形する波形成形回路と、この波形成形回路の出力が所定レベルを維持する時間を測定し、予め設定された設定時間を経過したときに信号を出力する時限回路とを設け、これにより紙幣の金額を確実に識別し得るようにしたものである。

次に、この発明の具体的な実施例を図面を参照しながら説明する。

第1図は紙幣の搬送機構部を示すものであり、識別するために搬送された紙幣1は搬送ベルト2上を搬送されると共に、搬送方向とは逆方向にゆつくり回転する分動ローラ3で1枚ずつに分離され搬送ローラ4位置に送る。搬送ローラ4に取込まれた紙幣は次段の搬送ベルト5及び搬送ローラ6に取込まれて図示の上方向に搬送され、その出口部に設けられた孔部用ローラ7を通過して収納部8に収納される。しかし、搬送ベルト5及び搬送ローラ6で搬取される搬送部にはその搬送路

(5)

紙幣の移送を規制しながら紙幣の識別を行なつていた。このため、処理速度が遅く位相的な誤差があると共に、紙幣計数機や紙幣分類機等大量の紙幣を高速で処理する装置には向きであるといつた欠点がある。よつて、この発明の目的はかかる欠点のない紙幣識別装置を提供することにある。

以下にこの発明を説明する。

この発明は、光字手段により識別すべき紙幣の光学的模様を走査し、この検出信号によつて紙幣の金額を判別し得るようにした紙幣識別装置に關し、走査方向に短かく、かつ走査方向と直交する方向に長い形状の検出面を有する、光線及び受光素子で成る光電検出装置と、この光電検出装置の出力波形を波形成換する波形成換回路と、この波形成換回路の出力を予め定められた模様のレベルにおいてそれぞれ比較する比較回路と、走査に同期して出力される走査タイミング信号を計数することにより走査位置を判別する位置判別回路と、この位置判別回路によつて指示される位置において比較回路の出力を記憶する記憶回路と、この記

(4)

を挟んで光源9及び受光素子10が対向して配設されており、その詳細を第2図に示す。すなわち、紙幣1の搬送路たる搬送ベルト5の長さ位置に、紙幣の搬送方向に短かく、かつ紙幣1の搬送方向と直交する方向に長い形状のスリット11を有する光遮断用のプレート12が備わっており、このプレート12のスリット11を挟んで対向するようにランプ等の光源9と、フォトダイオード等の受光素子10とが配設されている。また、搬送ベルト5の回転部にはロータリエンコーダ13が取り付けられており、このエンコーダ13の出力及び受光素子10の出力は第3図に示す回路で処理される。

第3図に示すように、受光素子10で光源9からの受光量に対応した電流量に変換された電気信号は、電流/電圧信号変換器14で電圧信号Vに交換されてインバータ15及びコンパレータ16に入力される。インバータ15で符号反転された電圧信号Vは非反転増幅器17で処理増幅され、この増幅された信号V'が微分回路18及びコン

(6)

パレータ23に入力される。しかし、微分回路24の出力Vは乗算回路26に入力されて乗算され、この出力SVが比較レベルの異なる2つのコンパレータ27及び28に入力され、これら比較結果P及びQがアンド回路29-31及び32-34にそれぞれ入力されるようになっている。また、コンパレータ25の出力CVはインバータ35を経てアンド回路36に入力され、コンパレータ22の出力CMはアンド回路36及びカウンタ回路37に入力される。しかし、アンド回路36の出力Qによつてアナログスイッチ41をオンオフ制御し、電圧検値J5からの電圧を線形スライプ装置39で積分してこの積分値NRをコンパレータ40に入力する。一方、ロータリエンコーダ13からの出力パルスCPはカウンタ回路37で計数され、この計数値が論理回路50A-50Cで成る鎖波形成回路50に入力される。ここで鎖波分けされた鎖波信号Z1、Z2、Z3はそれぞれアンド回路39及び32、30及び33、31及び34に入力されると共に、これらアンド回路

(7)

素子10はその受光管に対応した電流信号を出力し、これが電流/電圧信号変換器20で電圧信号Vに変換される。この電圧信号Vは、たとえば第4図(A)の如く示され、これがインバータ21及びコンパレータ22に入力される。ここで、コンパレータ22の基準電圧をV₀とすればその出力CMは第4図(B)の如く、信号Vが基準電圧V₀よりも小さくなる時点t₀、t₁間で「1」となり、これがマスターパルスとしてアンド回路36に投入されると共に、計数動作可能信号としてカウンタ回路37に投入される。つまり、カウンタ回路37は信号CMが「1」の時点のみロータリエンコーダ13からの出力パルスCPを計数する。したがって、コンパレータ22の基準電圧V₀は電圧信号Vに関連して脈幅がスリット11上にあることを示すように対応付けて設定しておく。また、電流/電圧信号変換器20からの電圧信号Vはインバータ21で反転され、この反転された電圧信号V̄が非反転増幅器23に投入される。この非反転増幅器23は投入される負電圧信号V̄に正の直

(8)

流バイアス電圧BDを加え、この加算された電圧信号の正の部分のみを増幅して微分回路24及びコンパレータ25に投入する。すなわち、インバータ21の出力V̄は第4図(C)の如く電圧信号Vを符号反転した負電圧となり、これが非反転増幅器23に投入される。非反転増幅器23ではこの入力信号V̄に正の直流バイアス電圧BDを加えるが、この場合、バイアス電圧BDの値は加算された電圧の正となる瞬間が上述した時点t₀、t₁間にあるようにする必要がある。かくして、バイアス電圧BDが加算されて正となる瞬間(時点t₀、t₁)の電圧信号が増幅され、第4図(D)に示すような増幅信号VFを得ることができる。ここで、一万円札、五千円札、千円札及び五百円札の各紙幣についての実際の電圧信号VFをそれぞれ第5図(A)-(D)に示す。この図から明らかなように一万円札のみが走査の中途においてほぼ0の出力となる。したがって、基準電圧をほぼ0とするコンパレータ25の出力CVは一万円札に対しては第4図(E)のようになり、インバータ35を経てアンド

回路36に投入され、さらにその出力がラッチ回路51-53に投入される。また、コンパレータ40の出力CAもフリップフロップ57を経てラッチ回路54に投入され、これらラッチ回路51-54にラッチされたデータはストローバルスSPによつて一度に論理演算回路55に投入されるようになっている。

このような構成において、被検された紙幣1は搬送ベルト2その他の駆動により分離ローラ3で1枚ずつに分離され搬送ローラ4を経て、搬送ベルト5及び搬送ローラ6によつて検知用ローラ7を通じて収納部8に順次収納される。この場合、ロータリエンコーダ13からは出力パルスCPが出力され、これがカウンタ回路37に投入されるがこの動作については後述する。

(9)

しかし、搬送ベルト5及び搬送ローラ6によつて搬送される紙幣は、光源9からの投射光がプレート12のスリット11を通る光によつて検定され、その透過光が受光素子10に達する。受光

(10)

回路36に力されるので、結局アンド回路36は図4図(P)の如き出力0を得る。しかして、アンド回路36の出力0が「1」の時にアナログスイッチ41をオンさせて線形スweep装置39を作動。つまり電圧被感37から供給される直線電圧を時間的に正比例するように線形に増分して出力する。そして、出力0が「0」になればアナログスイッチ41がオフされて線形スweep装置39はタリヤされるので、線形スweep装置39のスイープ出力NRは図4図(Q)に示すような锯齿状となる。かかるスイープ出力NPはコンパレータ40に力され基準電圧V₀と比較されるので、結局時点t₁に図4図(R)に示すような信号CAを出力し、フリップフロップ38をセットしてそのセット出力をラッチ回路34に力する。なお、一方出力以外の紙幣については図4図から判りかなように、走査の途中において増幅出力VFが0となることはない。一方出力の場合に於ける如く比較的長い時間(第4図の時点t₁からt₂まで)に相当する時間以上)にわたってアナログスイ

(11)

プとコンパレータ27から「1」信号が出力され、2乗信号SVが基準電圧V₀を越えたとコンパレータ28から「1」信号が出力される。たとえは図4図(i)に示すような微分信号DVが微分回路26から出力されると、これが2乗回路26で2乗され、図4図(j)に示すような2乗信号SVを出力する。しかして、基準電圧V₀及びV₁を図4図(k)の如きレベルに設定すれば、コンパレータ27及び28の各出力P、Qはそれぞれ図4図(l)、(m)のようになる。ここにおいて、各紙幣に対する実際の2乗出力を図4図(n)~(r)に示す。同図(n)及び(o)はそれぞれ一方出力に対する2乗信号であり、同図(c)は五千円札に対する2乗信号、同図(d)~(f)はそれぞれ十円札に対する2乗信号、同図(g)及び(h)はそれぞれ五百円札に対する2乗信号である。このような各紙幣に対する2乗信号SVはそれぞれコンパレータ27及び28に力され、コンパレータ27で高いレベルの基準電圧V₀と比較されてその出力Pがアンド回路39~37に力されると共に、コンパレータ28で低いレベルの基準

(12)

電圧V₁と比較されてその出力Qがアンド回路32~34に力される。一方出力以外の紙幣の場合のみ信号CAが出力され、これがラッチ回路34にラッチされる。また、ここでは信号CAを得るのに線形スweep装置39その物を用いる場合について述べているが、増幅出力VF又はコンパレータ27の出力CVが所定レベル(ほぼ0)を維持する時間を測定し、予め設定された設定時間を経過した時に信号CAを出力するような時間回路でも良い。

上述のようにして一万円札に対応する信号CAを得ることができるが、他の紙幣については次のようにする。

すなわち、非改竄増幅器23からの増幅信号VFは微分回路26で微分されて微分信号DV、2乗回路26で2乗され、この2乗信号SVがコンパレータ27及び28に力される。ここで、コンパレータ27は比較的高い基準電圧V₀と比較し、コンパレータ28は比較的低い基準電圧V₁と比較する。しかして、2乗信号SVが基準電圧V₀を越

(13)

えたとコンパレータ27から「1」信号が出力され、2乗信号SVが基準電圧V₀を越えたとコンパレータ28から「1」信号が出力される。たとえは図4図(i)に示すような微分信号DVが微分回路26から出力されると、これが2乗回路26で2乗され、図4図(j)に示すような2乗信号SVを出力する。しかして、基準電圧V₀及びV₁を図4図(k)の如きレベルに設定すれば、コンパレータ27及び28の各出力P、Qはそれぞれ図4図(l)、(m)のようになる。ここにおいて、各紙幣に対する実際の2乗出力を図4図(n)~(r)に示す。同図(n)及び(o)はそれぞれ一方出力に対する2乗信号であり、同図(c)は五千円札に対する2乗信号、同図(d)~(f)はそれぞれ十円札に対する2乗信号、同図(g)及び(h)はそれぞれ五百円札に対する2乗信号である。このような各紙幣に対する2乗信号SVはそれぞれコンパレータ27及び28に力され、コンパレータ27で高いレベルの基準電圧V₀と比較されてその出力Pがアンド回路39~37に力されると共に、コンパレータ28で低いレベルの基準

電圧V₁と比較されてその出力Qがアンド回路32~34に力される。一方、ロータリエンコーダ17は計数機が作動状態にされると、搬送ベルト5の駆動軸に連動して図4図(m)に示すようなパルス信号CPを出力し、これがカウンタ回路37に力される。しかして、カウンタ回路37はコンパレータ27の出力CMが「1」となる時点t₁からパルス信号CPを計数し始め、その出力を論理回路50A~50Cで成る領域形成回路50に力する。領域形成回路50はカウンタ回路37の計数値に基づいて3つの領域信号Z₁、Z₂、Z₃を出力して、領域信号Z₁をアンド回路39及び37に、領域信号Z₂をアンド回路30及び37に、領域信号Z₃をアンド回路31及び37にそれぞれ力する。たとえば第4図(n)~(s)に示すように、時点t₁で領域信号Z₁が、時点t₂で領域信号Z₂が、時点t₃で領域信号Z₃がそれぞれ出力される。したがって、時点t₁、t₂、t₃の間、コンパレータ27、

(14)

28から信号P、Qが出力されると、領域信号21が「1」の時にのみ当該アンド回路29-30から「1」信号が出力されてフリップフロップ51-56にセットされる。ここにおいて、領域信号21が「1」となる領域をゾーンI、領域信号22が「1」となる領域をゾーンII、領域信号23が「1」となる領域をゾーンIIIとし、実際の紙幣に対するHレベル(コンパレータ27)及びLレベル(コンパレータ28)のフリップフロップのセット出力を図に示せば略7図のようになる。すなわち、ゾーンI-IIIに対し、一万円札については第6図(A)がHレベルで「101」、Lレベルで「111」、同図(B)がHレベルで「101」、Lレベルで「101」であることを示している。また、五千円札については第6図(C)から分るようHレベルで「101」、Lレベルでも「101」である。さらに、千円札については第6図(D)がHレベルで「001」、Lレベルで「111」、同図(E)がHレベルで「100」、Lレベルで「111」、同図(F)がHレベルで「000」、Lレベルで「111」

(15)

として使用しないようになっている。

以上のようにこの発明によれば、紙幣の走査方向に拘わらず、かつ走査方向と直交する方向に長い形状の検出面を設けており、紙幣領域を3分割して各ゾーンにおける2乗出力を高低の2つのレベルで比較して識別信号としているので、紙幣の位置規制もなく、大量の紙幣を高速度処理することができる。

なお、上述では光源及び受光素子を固定しておいて、紙幣を移送して走査する場合について述べたが、逆に紙幣を固定しておいて光源及び受光素子を移動して走査するようにすることもできる。

図面の簡単な説明

図1図はこの発明を使用した紙幣計数機の概観図、図2図はその光学走査の機構を示す図、図3図はこの発明による回路の一実施例を示す回路構成図、図4図(A)-(S)はその動作例を示すタイムチャート、図5図(A)-(D)は各金額紙幣に対する実際の増幅出力信号の波形を示す図、図6図(A)-(H)は

(16)

であることを示している。また、五百円札については図6図(K)がHレベルで「101」、Lレベルで「111」、同図(H)がHレベルで「111」、Lレベルで「111」であることを示している。かかるゾーンI、II、IIIに対する各紙幣の識別出力は確定されたものと考えることができるので、L、Hのレベルは第6図の実際のデータから略7図の組合せになるよう定めればよい。また、ゾーンの分割も正確に正確に区別する必要がある。低レベルとなる領域毎にすればよい。

上述のようにしてフリップフロップ51-57にセットされた信号は一旦ラッチ回路58-64に移送され、ストアパルスSPの入力によつてラッチ出力は一度に論理演算回路65に入力される。しかし、論理演算回路65は略7図の論理信号に従つて紙幣の金額を識別し、当該金額信号を出力する。この場合、一万円札についてはコンパレータ27からの信号CAが入力されていることを検知して金額信号を出力し、コンパレータ28、29からの出力P、Qを識別のため信号

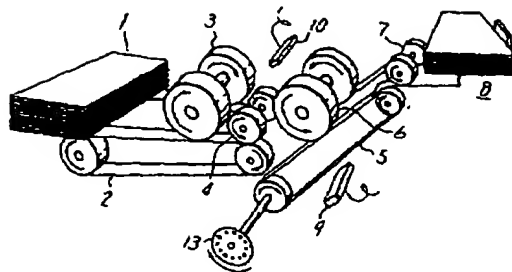
(17)

各金額紙幣に対する上記増幅出力信号の差分信号を2乗した実際の信号波形を示す図、略7図は各紙幣のゾーンI、II、IIIに対するHレベルとLレベルの論理値関係を示す図である。

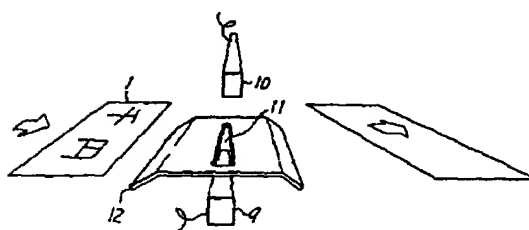
1…紙幣、2、3…搬送ベルト、4…分離ローラ、5…搬送ローラ、6…丸紙用ローラ、7…収拾部、8…光源、9…受光素子、10…スリット、11…プレート、12…ロータリエンコーダ、20…電圧/電圧信号変換器、21、25…インバータ、22、23、27、28、40…コンパレータ、24…非反転増幅器、26…差分回路、26…2乗回路、29-30、36…アンド回路、37…カウンタ回路、38…復元装置、39…波形スweep装置、41…アナログスイッチ、50…領域形成回路、50A-50C…増幅回路、51-57…フリップフロップ、58-64…ラッチ回路、65…論理演算回路。

(18)

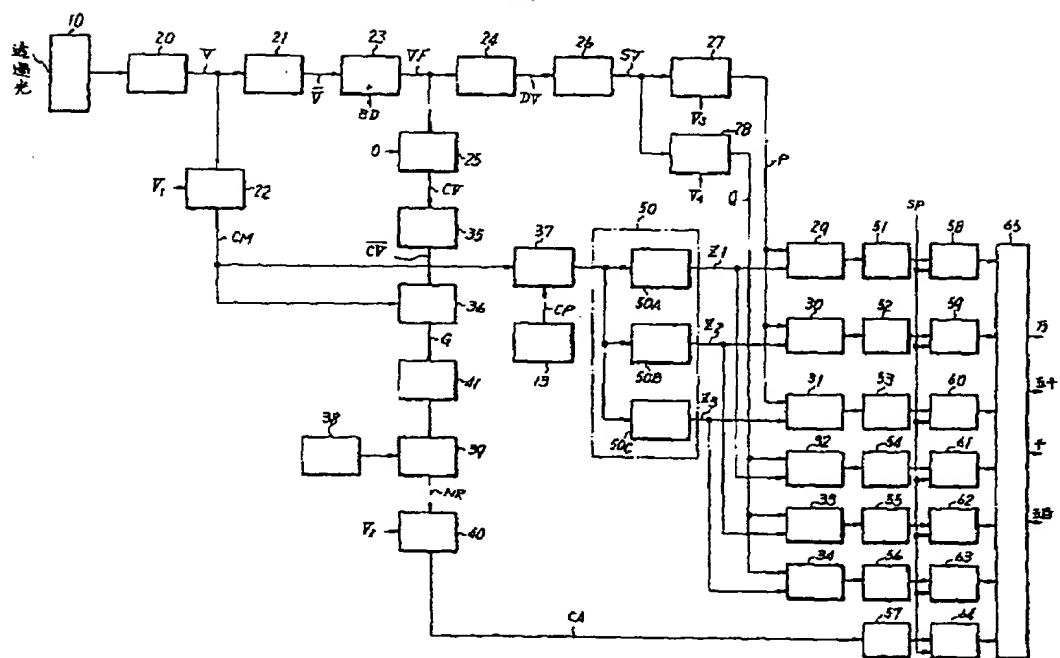
第1図



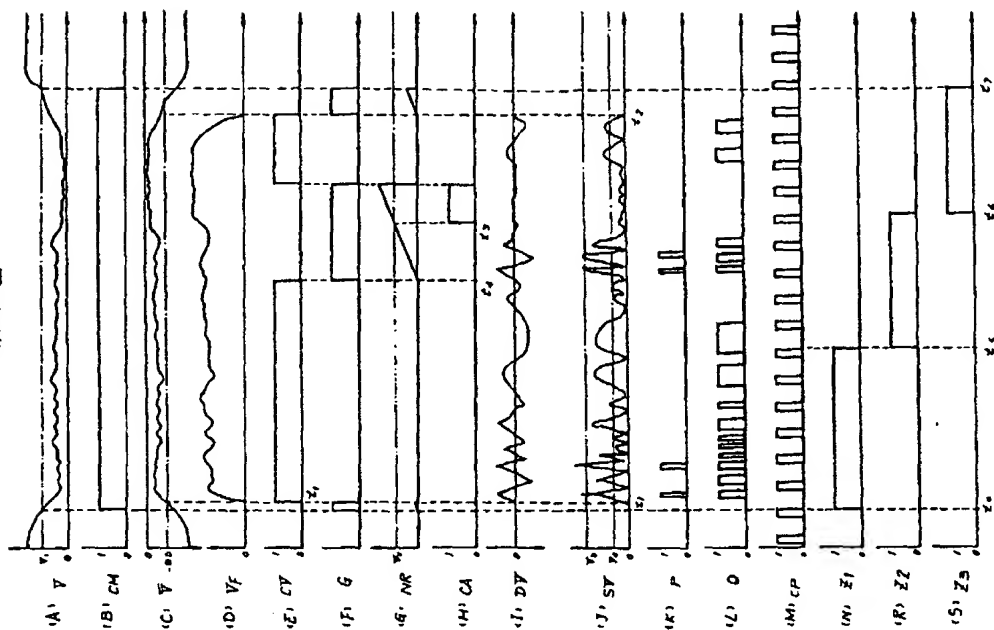
第2図



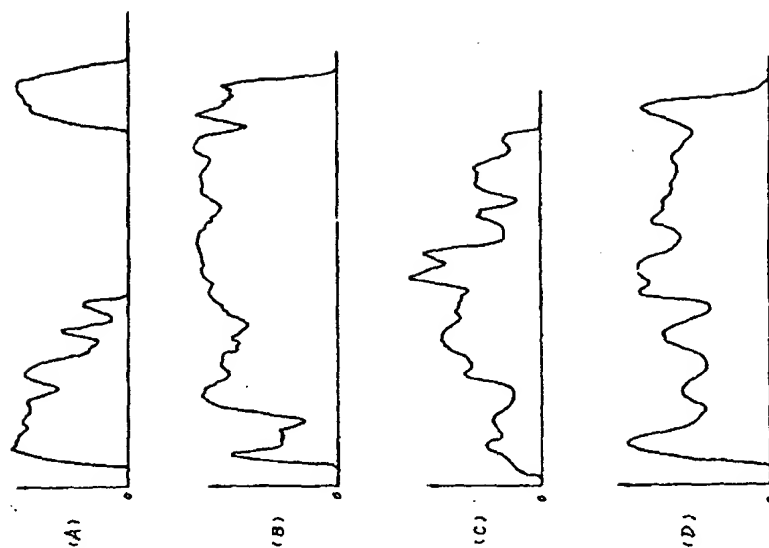
第3図



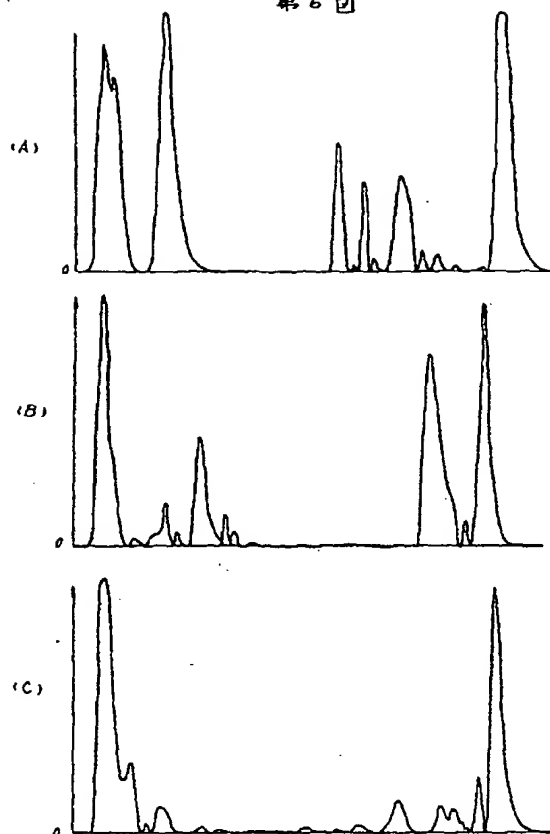
第4図



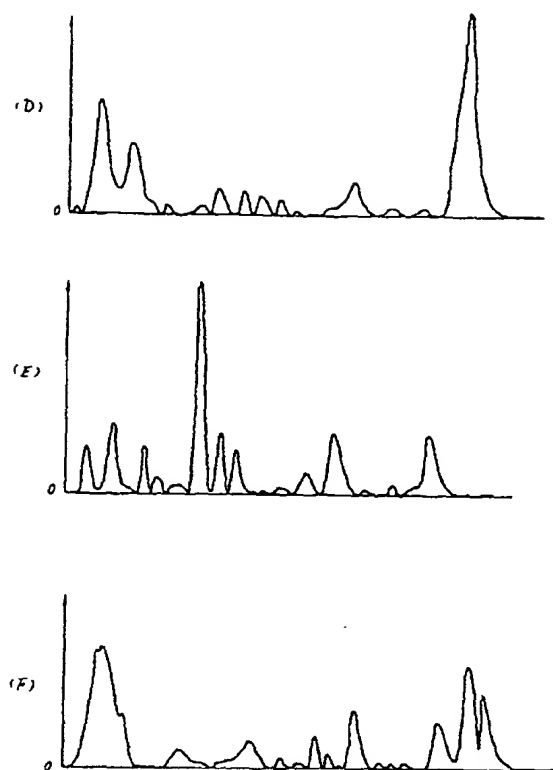
第5図



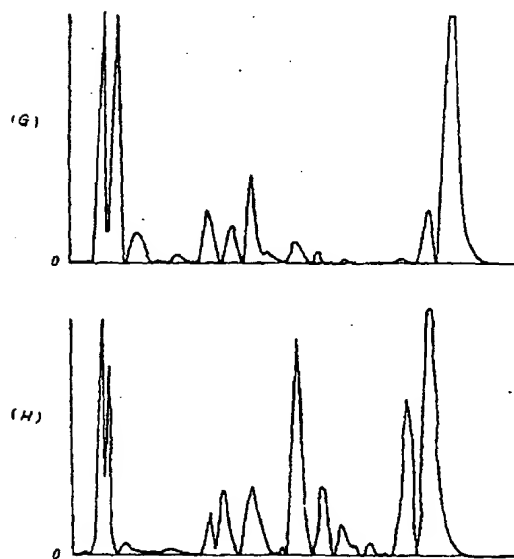
第 6 図



第 6 図



第 6 図



第 7 図

	H レベル			L レベル		
	I	II	III	I	II	III
一万円札	1	0	1	1	1	1
	1	0	1	1	0	1
五千円札	1	0	1	1	0	1
	1	0	0	1	1	1
千円札	0	0	1	1	1	1
	0	0	0	1	1	1
五百円札	1	0	1	1	1	1
	1	1	1	1	1	1